

# Simulação em Tempo Real de Sistemas de Distribuição de Energia Elétrica Utilizando-se Estruturas com Descrição de Hardware em Software

Frank Alberto Ibarra Hernández  
Faculdade de Ciências e Engenharias – Universidad del Sinú - Elías Bechara Zainúm - UNISINU  
Montería, Córdoba 230002, Colômbia

e

Carlos A Canesin  
Programa de Pós-Graduação em Engenharia Elétrica Universidade Estadual Paulista – UNESP – FE/IS  
Ilha Solteira, São Paulo 15385-000, Brasil

## RESUME

Este artigo apresenta a utilização das linguagens de descrição de hardware VHDL (*Very High Speed Integrated Circuit Description Language*) e VHDL-AMS (*VHDL analog and mixed-signal*) para o desenvolvimento de uma nova Arquitetura de Simulação em Tempo Real e Controle (ASTR&C) para alimentadores elétricos de distribuição. A ASTR&C utiliza uma plataforma VHDL-AMS como interface gráfica do usuário (GUI) para desenvolver a simulação do sistema elétrico e a linguagem VHDL para o desenvolvimento do Sistema de Gerenciamento e Controle da rede de distribuição (DMS&C), através de um dispositivo FPGA (*Field Programmable Gate Array*). As linguagens VHDL e VHDL-AMS, juntamente com as informações do sistema elétrico, tornam possível a simulação em tempo real e controle de alimentadores elétricos de distribuição. O DMS&C desenvolvido está focado no gerenciamento do perfil de tensão do alimentador admitido como estudo de caso, realizado através do dispositivo FPGA, o qual dispõe como prioridade o controle do regulador de tensão do sistema de distribuição, com base na comutação de TAP do mesmo. Destaca-se como contribuição principal deste trabalho, a apresentação de uma nova ferramenta voltada à avaliação da qualidade da energia elétrica e ao melhoramento das ações de controle nos alimentadores de distribuição, utilizando-se as linguagens VHDL e VHDL-AMS.

**Palavras Chaves:** Alimentadores de Distribuição, Dispositivos FPGA, Qualidade da Energia Elétrica, Redes Elétricas do Futuro, Simulação em Tempo Real, VHDL y VHDL-AMS.

## 1. INTRODUÇÃO

A simulação digital em tempo real tornou-se uma tecnologia alternativa necessária para a operação atual (e futura) dos sistemas de distribuição de energia elétrica, especialmente para a análise da qualidade da energia. A fim de obter uma melhor precisão nos estudos de qualidade da energia dos sistemas de energia elétrica, de forma econômica, a simulação em tempo real torna-se uma excelente opção [1]. Atualmente são necessários estudos de qualidade da energia, considerando que o número de cargas potencialmente perturbadoras (fornos de indução, retificadores, inversores, entre outros) está crescendo em todos

os setores, especialmente no segmento industrial, que afeta tanto a segurança quanto a continuidade da operação e fortemente às tecnologias de compensação e regulação convencionais dos sistemas de distribuição de energia elétrica [2].

Em tais novos cenários de carga não linear, os impactos dos indicadores de continuidade do serviço e os efeitos nas técnicas usuais de compensação e regulação no sistema de distribuição de energia afetam negativamente o suprimento da energia. As concessionárias elétricas são responsáveis pelas condições do fornecimento da energia elétrica, tendo especialmente em conta o atual cenário de carregamento não linear, que envolve uma intensa circulação de correntes harmônicas através das redes de distribuição. Esta circulação de correntes harmônicas provoca distorção harmônica de tensão e perdas adicionais em dispositivos do sistema elétrico, e principalmente efeitos importantes que podem levar a operação inadequada dos dispositivos e/ou funcionamento errado, incluindo dispositivos de proteção, regulação e compensação [3].

Portanto, além de solicitar ao cliente uma revisão interna de sua própria carga, a empresa de serviços públicos requer ferramentas de engenharia e conhecimento científico para interpretar e aplicar as informações recebidas com o objetivo principal de ter decisões técnicas bem-sucedidas. Neste contexto, o processamento e análise dos indicadores de qualidade da energia requerem um processo de investigação de fenômenos em regime permanente e transitório dos sistemas elétricos de distribuição [4].

Além disso, considerando também cenários de redes elétricas inteligentes, são necessárias ferramentas de engenharia para a análise em tempo real da operação do sistema (análise do fluxo de energia elétrica em tempo real) e controle em um nível hierárquico superior, levando em consideração a reconfiguração automática da rede e a operação integrada dos dispositivos de regulação e compensação [5], [6].

Por outro lado, de acordo com [7], um sistema de gerenciamento da distribuição (DMS) é um sistema de apoio à decisão para auxiliar à sala de controle e ao pessoal operacional de campo com a monitorização e controle do sistema elétrico de distribuição de forma ótima, melhorando a segurança e permitindo proteção dos ativos da rede. No entanto, a tecnologia DMS ainda está em um nível de infância.

No Brasil, as regras e padrões para o desempenho técnico das concessionárias de distribuição de energia elétrica são estabelecidos pela Agência Nacional de Energia Elétrica - ANEEL, a qual é uma autarquia do governo brasileiro [8], [9]. Nesse contexto, este trabalho propõe uma nova ferramenta que aborda as linguagens VHDL-AMS e VHDL para o desenvolvimento de uma arquitetura de simulação e controle

digital em tempo real (ASTR&C) de alimentadores de distribuição de energia elétrica. Este trabalho utiliza a plataforma VHDL-AMS como interface gráfica de usuário (GUI) para desenvolver a simulação do sistema elétrico e linguagem VHDL para o desenvolvimento do Sistema de Gerenciamento e Controle da rede de distribuição (DMS&C), através de um dispositivo FPGA. A principal contribuição deste trabalho é o desenvolvimento de uma Arquitetura de Simulação em Tempo Real e Controle (ASTR&C) para alimentadores elétricos de distribuição, a qual torna-se exata, sustentável e confiável para um sistema típico radial de distribuição de energia elétrica, usando a combinação de linguagens de descrição de *hardware* VHDL-AMS e VHDL, as quais envolvem um controlador FPGA e um sistema de distribuição real modelado em VHDL-AMS.

De acordo com [10], VHDL tem sido, em pouco tempo, a linguagem de descrição de *hardware* mais utilizada pela indústria eletrônica e as principais razões são sua independência com a metodologia de projeto utilizada por cada desenvolvedor, sua capacidade de descrição em diferentes níveis de abstração e a possibilidade de reutilizar em diferentes aplicações o mesmo código fonte.

No trabalho desenvolvido em [11], a linguagem VHDL-AMS foi selecionada como a melhor linguagem de descrição de *hardware* disponível para descrever sistemas digitais, analógicos e de sinal misto.

Embora neste artigo a VHDL-AMS seja usada para projetar circuitos elétricos analógicos (modelagem e simulação), esta linguagem de descrição de *hardware* pode ser usada para descrever outros tipos de sistemas. A VHDL-AMS também fornece diferentes domínios tais como elétrico, físico e térmico,

os quais podem ser descritos e simulados em uma única entidade [12]. Assim, VHDL-AMS atende totalmente nossos requisitos de aplicação tecnológica.

Deste modo, este artigo está organizado da seguinte forma. A Seção 2 define o conceito de Arquitetura de Simulação em Tempo Real e Controle (ASTR&C). A seção 3 mostra a plataforma da GUI, empregando a linguagem VHDL-AMS e os principais resultados de simulação, seguido da Seção 4, que descreve o Sistema de Gerenciamento e Controle da rede de distribuição (DMS&C) através de um dispositivo FPGA (VHDL). A Seção 5 mostra os resultados experimentais para a arquitetura ASTR&C proposta, usando um estudo de caso, que consiste em um alimentador de distribuição de 959 nós. Finalmente a Seção 6 conclui este artigo e propõe o trabalho futuro.

## 2. CONCEITO DE ARQUITETURA DE SIMULAÇÃO EM TEMPO REAL E CONTROLE (ASTR&C)

O conceito de arquitetura ASTR&C proposto para sistemas de distribuição elétrica, ilustrado na Fig. 1, baseia-se em [13], [14] e [15]. A ASTR&C proposta permite a gestão dos principais índices de qualidade da energia elétrica, considerando o conceito de rede inteligente no sistema elétrico, melhorando assim as ações de controle operacional para os alimentadores de distribuição, visando aumentar a confiabilidade e sustentabilidade do sistema de energia elétrica.

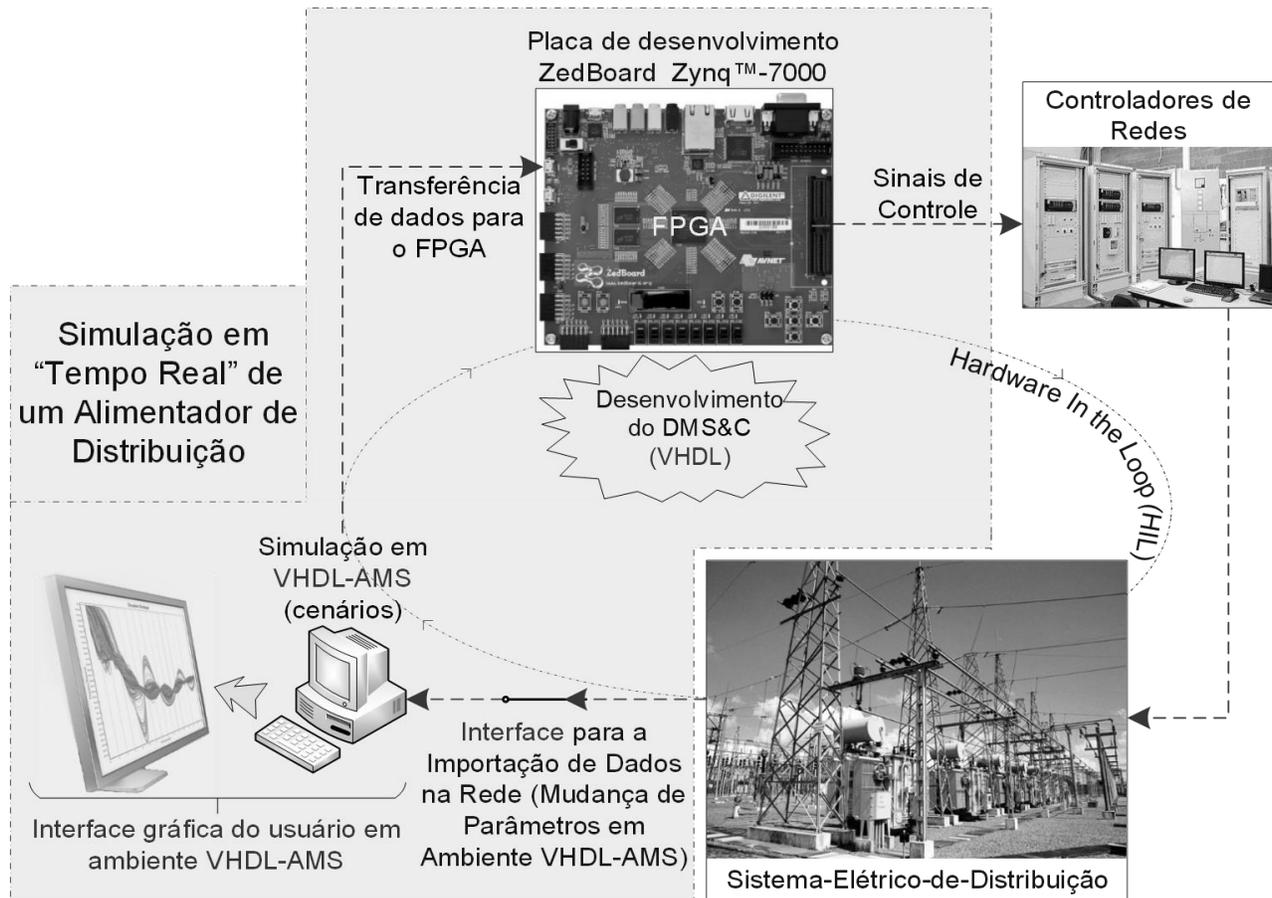


Fig. 1: Ilustração conceitual da ASTR&C desenvolvida, para um alimentador elétrico de distribuição, utilizando as linguagens VHDL e VHDL-AMS.

A GUI na plataforma VHDL-AMS, além de executar a simulação do sistema elétrico de distribuição, envolve dois processos: 1) Aquisição de todos os parâmetros do sistema de distribuição a partir de um arquivo de texto, permitindo alterar quaisquer dados deste alimentador de distribuição em um ambiente VHDL-AMS e 2) Protocolo de comunicação com o dispositivo FPGA, a fim de estabelecer um controle bidirecional de dados em um arquivo de texto, com o intuito de empregar o conceito de teste de equipamento em malha fechada (*Hardware-In-the-Loop-HIL*).

### 3. INTERFACE GRÁFICA DO USUÁRIO NA PLATAFORMA VHDL-AMS

VHDL-AMS é um superconjunto da linguagem VHDL, que apoia a descrição hierárquica e a simulação de sistemas digitais, analógicos e de sinais mistos [16], [17]. Nesse contexto, VHDL-

AMS é uma extensão da linguagem de descrição de *hardware* digital VHDL (VHSIC: Circuito Integrado de Muita Alta Velocidade – “*Very High Speed Integrated Circuit*” mais HDL: Linguagem de Descrição de *Hardware* – “*Hardware Description Language*”).

Para o desenvolvimento da GUI, os autores desenvolveram um primeiro trabalho de acordo com [18], nomeado “Modelação de Sistema de Distribuição de Energia Elétrica com Carregamento Não Linear, Utilizando a Linguagem VHDL-AMS”. Neste artigo foi modelado e simulado um sistema de distribuição de energia elétrica de 959 nós, o qual é o mesmo estudo de caso utilizado neste trabalho. O alimentador foi escolhido considerando-se as características reais de um sistema elétrico de distribuição radial típico brasileiro, com cargas concentradas e com a redução da rede, para constituir nosso estudo de caso de 959 nós. A figura completa deste alimentador foi publicada pela primeira vez em [18] e pode-se ver na Fig. 2

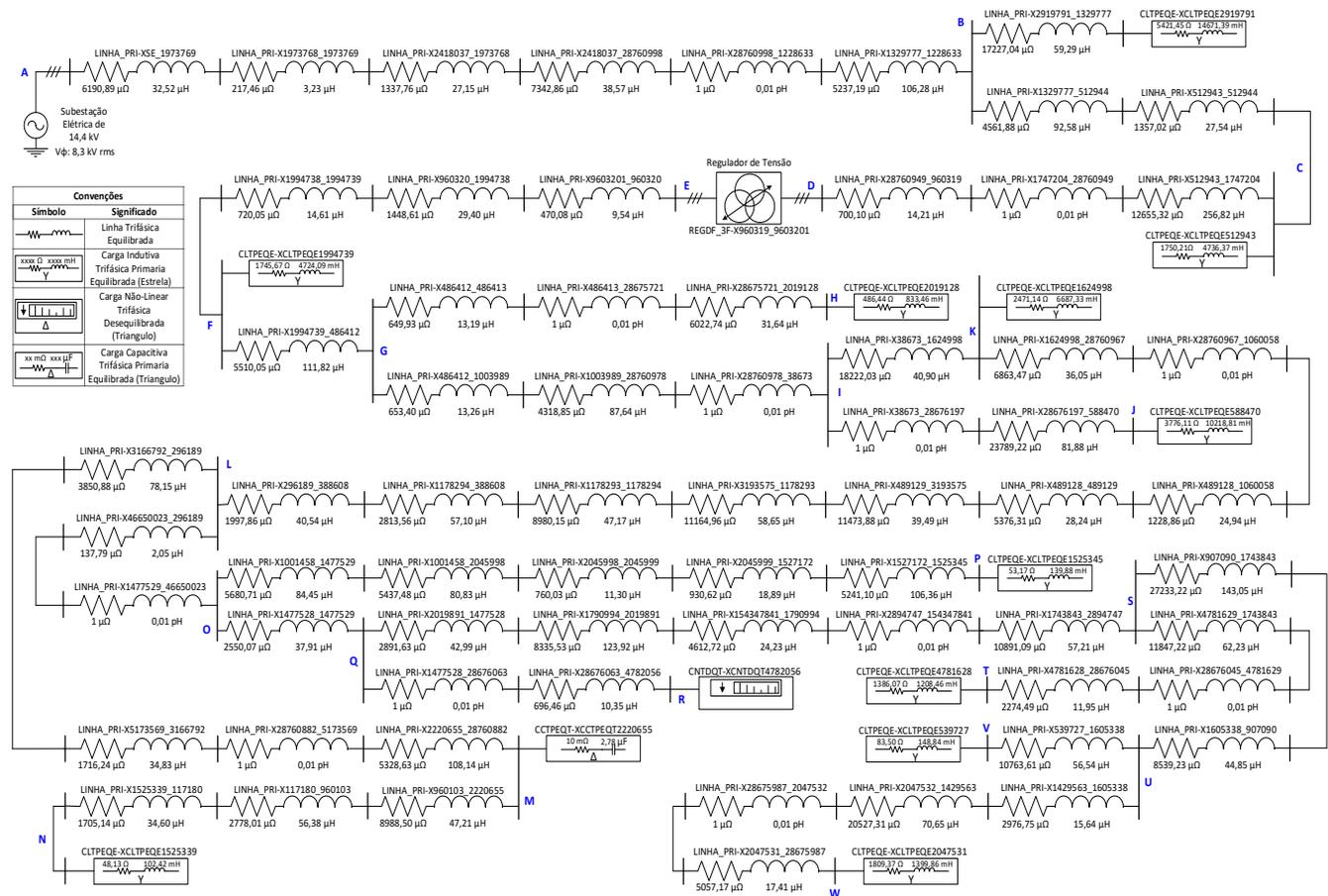


Fig. 2. Alimentador exemplo de uma Rede de Distribuição Primária.

O estudo de caso de 959 nós apresenta um sistema de distribuição trifásico que contém: 1) Uma fonte trifásica não equilibrada com distorções harmônicas (14,4 kV de tensão de linha); 2) Um regulador de tensão trifásico em configuração delta-fechado com um comutador de TAP's (8 posições aditivas e 8 subtrativas), havendo uma variação total de tensão de 19,5 % nas 16 posições; 3) Onze cargas passivas indutivas trifásicas, resultantes da parcela linear do carregamento da rede; 4) Um filtro capacitivo trifásico primário e 5) Uma carga não linear trifásica e desequilibrada.

A plataforma computacional empregada para a utilização da linguagem VHDL-AMS é o *software* licenciado SystemVision™ (fornecido pela empresa Mentor Graphics®). De acordo com [19], SystemVision™ é um sistema informático que fornece uma solução de modelação com a capacidade para projetar e simular sistemas de sinal misto ou tecnologia mista, especificamente no sistema operacional Microsoft Windows. SystemVision™ integra os seguintes recursos: 1) Uma captura esquemática baseada em uma interface gráfica do usuário (Graphical User Interface – GUI); 2) Um ambiente de simulação de modelos e técnicas de modelação de VHDL-AMS, VHDL, SPICE e C; e 3) Análise de formas de onda em uma abrangente simulação.

Levando em consideração o anterior argumento, a modelagem e simulações do estudo de caso anterior, utilizando a GUI, foram desenvolvidas usando o *software* SystemVision™. Os modelos básicos dos componentes elétricos descritos em VHDL-AMS, para sistemas elétricos de distribuição, foram desenvolvidos pelos autores em [20]. Em [20], os autores deste artigo utilizaram o padrão IEEE de 13 nós como teste alimentador para desenvolver e testar todos os modelos básicos dos componentes elétricos desenvolvidos em VHDL-AMS (sob a plataforma SystemVision™), que foram utilizados neste manuscrito para desenvolver a GUI para a modelagem e simulação do sistema de distribuição de 959 nós, como um estudo de caso que vem de um sistema de distribuição real.

Neste trabalho, para o uso da interface gráfica do usuário (GUI) na plataforma SystemVision™ (versão 5.10.3), está envolvido um fluxograma de acordo com os estágios do projeto mostrados na Fig. 3, especificamente aqueles na área enquadrada. Este fluxograma foi realizado usando as múltiplas ferramentas inerentes disponíveis no *software* SystemVision™, mas foi realizado apenas para as necessidades da arquitetura ASTR&C. Isso significa que o fluxograma desenvolvido assegura um caminho adequado para a execução de todas as simulações automáticas em tempo real no ambiente VHDL-AMS.

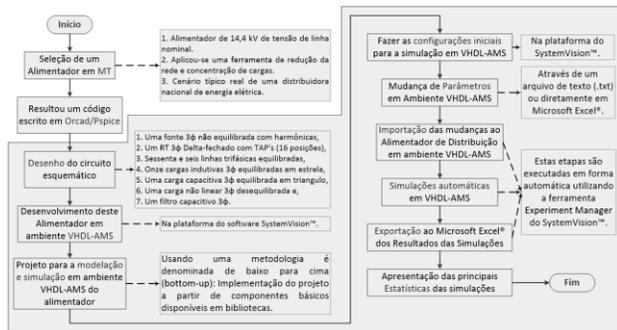


Fig. 3: Estágios do projeto com a utilização da interface gráfica do usuário (GUI) em plataforma SystemVision™ (empregando a ferramenta “Experiment Manager”).

De acordo com o fluxograma mostrado na Fig. 3, após o projeto de modelagem e simulação do alimentador selecionado no ambiente VHDL-AMS, deve ser feita a configuração inicial para os diferentes cenários de simulação de interesse. Na GUI, um exemplo para estas configurações iniciais é mostrado na Fig. 4.

Após as configurações iniciais para a execução dos cenários de simulação, foi utilizada a ferramenta “Experiment Manager” (na plataforma SystemVision™), para o desenvolvimento de todas as etapas do projeto na Fig. 3 e, assim, obter os resultados da simulação automática no ambiente VHDL-AMS, de acordo com [18].

Neste contexto, após obter os resultados das simulações automáticas em VHDL-AMS, através da GUI é obtido um arquivo de texto com todas os resultados das simulações, que são necessárias para a operação do DMS&C, e as principais estatísticas, derivadas das simulações automáticas.

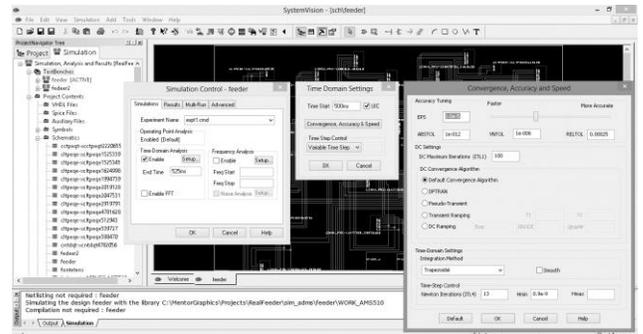


Fig. 4: Principais configurações iniciais para a simulação do projeto do alimentador utilizando a ferramenta SystemVision™.

De acordo com o perfil de tensão de alimentação, mostrado na Fig. 5, conclui-se que: O cenário de regulação mais favorável corresponde à posição TAP “-2” para as três fases e o pior cenário de regulação é ajustado para TAP na posição “8” para as três fases. Neste pior cenário de regulação, a carga com a regulação de tensão mais alta apresenta uma regulação de 11,86% para as três fases (Referência utilizada: quando a posição TAP diminui, a tensão a jusante do regulador de tensão aumenta).

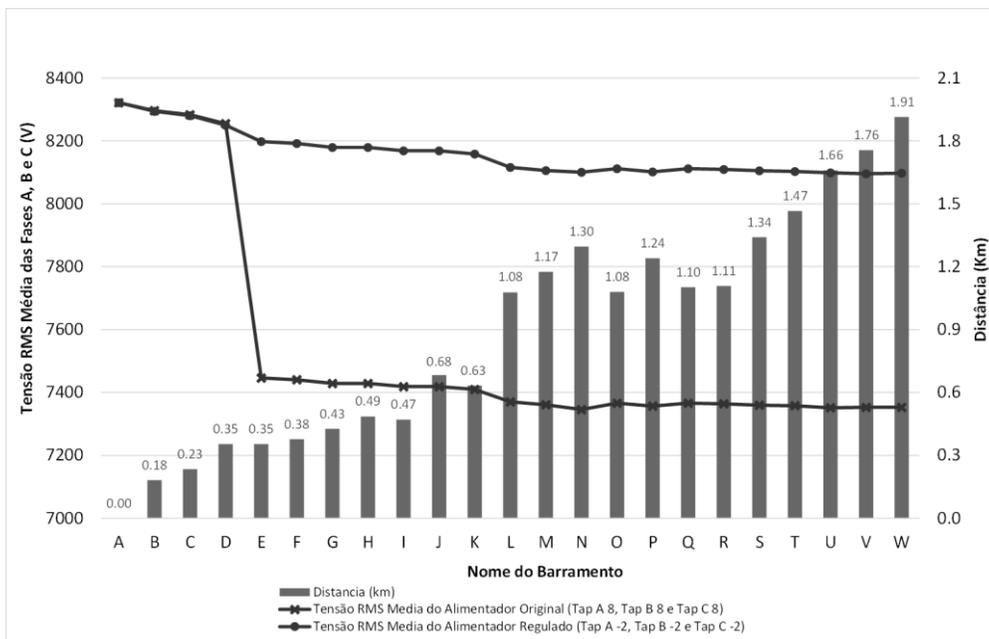


Fig. 5: Perfil de tensão de alimentação do estudo de caso, ao longo dos barramentos.

De acordo com o fluxograma mostrado na Fig. 3, depois de obter os resultados das simulações automáticas em VHDL-AMS (gráficos), apresentados em [18], usando a GUI, é obtido um arquivo de texto com todas as medições de interesse para a melhor condição de regulação, que são necessários para o DMS&C e operação de controle do alimentador elétrico. Um exemplo de arquivo de texto é mostrado na Fig. 6, de acordo com os resultados apresentados na Fig. 5.

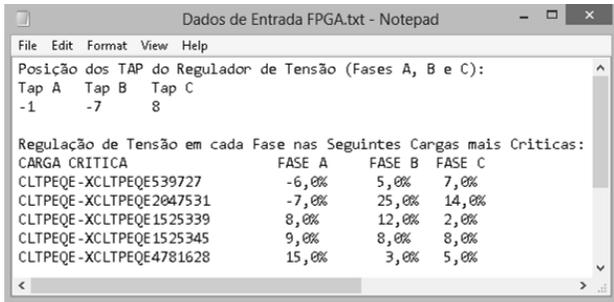


Fig. 6: Arquivo de texto que constitui os dados de entrada no dispositivo FPGA.

#### 4. SISTEMA DE GERENCIAMENTO E CONTROLE DA REDE DE DISTRIBUIÇÃO (DMS&C) ATRAVÉS DE UM DISPOSITIVO FPGA

A arquitetura de Simulação em Tempo Real e Controle (ASTR&C) proposta para alimentadores de distribuição elétrica

foi desenvolvida para simular e controlar um sistema típico de distribuição elétrica brasileira real, desenvolvido pelos autores em [18], no qual foi aplicada uma ferramenta de redução de rede e de concentração de cargas, resultando em um alimentador de distribuição de 959 nós admitido como um estudo de caso. Para este estudo de caso [18], as correções da regulação da tensão foram feitas somente com a movimentação do comutador de TAPs no regulador de tensão, segundo o enfoque de simulação em média tensão. Isto quer dizer que o DMS&C do alimentador apresentado em [18] gerenciará o controle da regulação de tensão unicamente através das mudanças do TAP no regulador de tensão (para cada fase).

Levando em consideração a publicação feita pelos autores em [21], o DMS&C é implementado em um dispositivo FPGA Artix-7 (inserido em uma placa de desenvolvimento ZedBoard Zynq™-7000) e dá prioridade ao controle do regulador de tensão do alimentador, com base na mudança de comutação do TAP no regulador. A nova arquitetura do DSMS&C é desenvolvida para regular o nível de tensão de cada carga (para cada fase). Neste contexto, com base nos resultados de simulação em plataforma VHDL-AMS, o algoritmo digital VHDL (implementado em uma placa de desenvolvimento ZedBoard Zynq™-7000), compara os valores de regulação de tensão das cinco cargas com a pior regulação de tensão (para cada fase), com as normas nacionais, de acordo com a Agência Nacional de Energia Elétrica –ANEEL, gerando mensagens de comando para o DSMS&C tomar as ações de controle.

De acordo com [21], o esquema informático da Arquitetura de Simulação em Tempo Real e Controle desenvolvida é apresentado na Fig. 7.

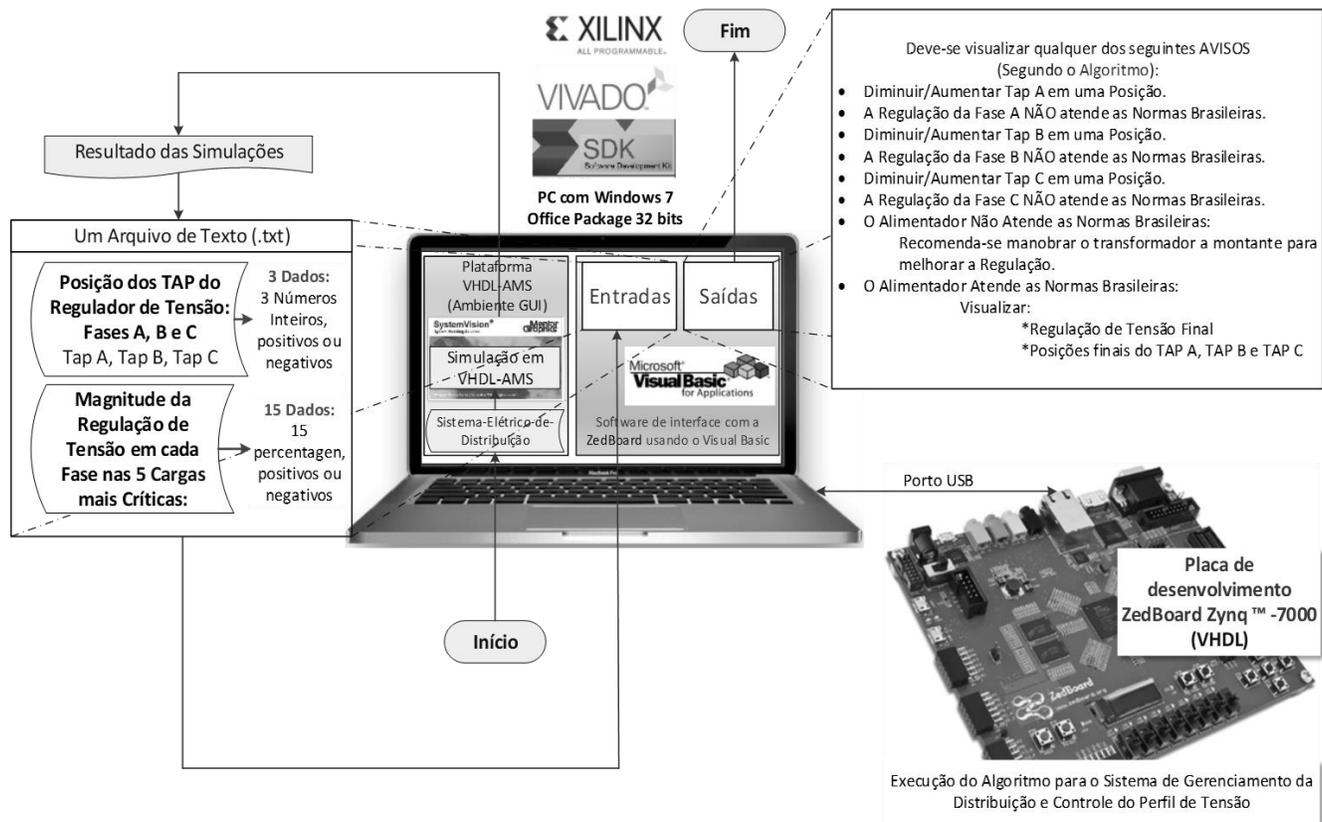


Fig. 7: Esquema informático da Arquitetura de Simulação em Tempo Real e Controle - ASTR&C desenvolvida.

## 5. RESULTADOS EXPERIMENTAIS PARA A ARQUITETURA ASTR&C PROPOSTA

Segundo o DMS&C implementado no dispositivo FPGA Artix-7, para que o alimentador de distribuição atenda às normas brasileiras no quesito de regulação de tensão, deve-se atender que TODAS as Magnitudes das Regulações de tensão (MRs) das cinco cargas mais críticas, consideradas para o estudo de caso, publicado pelos autores em [21], para TODAS as três

fases A, B e C, devem estar na faixa:  $-5\% \leq MR\% \leq 7\%$ . Neste caso, o DMS&C deve indicar que o alimentador atende às normas brasileiras e deve apresentar visualmente os resultados das MRs e as posições dos TAPs A, B e C indicadas para o controle do Regulador de Tensão (RT).

Como exemplo da execução da arquitetura ASTR&C tem-se a seguinte Fig. 8.

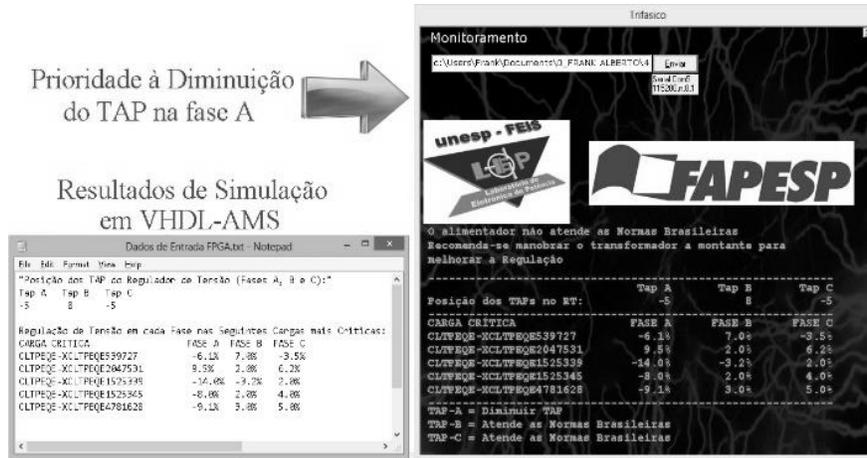


Fig. 8: Execução do DMS&C para o caso no qual dá-se prioridade à diminuição do TAP na fase A, no Regulador de Tensão (RT), para aumentar a tensão a jusante do RT.

Por outro lado, devido ao paralelismo empregado pelo dispositivo FPGA, é possível realizar o desenvolvimento das operações lógicas, simultaneamente, para cada uma das três fases. Estas operações lógicas, estabelecidas no algoritmo do DMS&C em [21], foram determinadas concorrentemente (em

paralelo). Assim, é possível esquematizar as quinze (15) possibilidades exemplos de atuação que podem ser geradas pelo Sistema de Gerenciamento e Controle (DMS&C), segundo a Fig. 9, as quais estão indicadas por um número contido em um círculo (de 1 a 15).

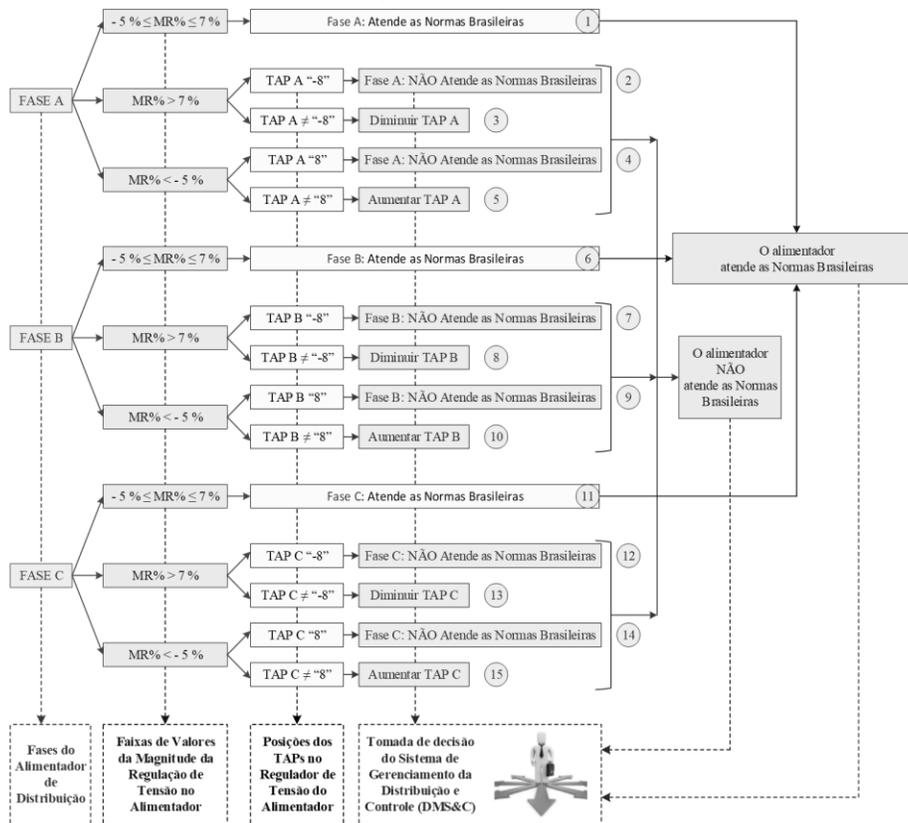


Fig. 9: Possibilidades que podem ser geradas pelo sistema de gerenciamento e controle (DMS&C).

Baseados na Fig. 9, os resultados do desenvolvimento da nova arquitetura de simulação em Tempo Real e controle (ASTR&C), para um alimentador de distribuição de energia elétrica, utilizando as linguagens de descrição de *hardware* VHDL-AMS e VHDL, podem ser sumarizados na Tabela 1. As cinco cargas mais críticas foram obtidas do [18]. As convenções da tabela são:

**RMT:** Recomenda-se manobrar o Transformador a Montante do Alimentador para Melhorar a Regulação de Tensão; **NAN:** Não Atende às normas brasileiras; **ANB:** Atende às normas brasileiras; **↑ TAP:** Aumentar TAP em uma Posição e **↓ TAP:** Diminuir TAP em uma Posição.

Cenário	Linguagem VHDL-AMS																		Linguagem VHDL				
	Posições dos TAPs no RT			Magnitudes das Regulações de Tensão das Cinco Cargas mais críticas (%)															Sistema de Gerenciamento da Distribuição e Controle (DMS&C)				
				CLTPEQE-XCLTPEQE539727			CLTPEQE-XCLTPEQE2047531			CLTPEQE-XCLTPEQE1525339			CLTPEQE-XCLTPEQE1525345			CLTPEQE-XCLTPEQE4781628							
TAP A	TAP B	TAP C	Fase A	Fase B	Fase C	Fase A	Fase B	Fase C	Fase A	Fase B	Fase C	Fase A	Fase B	Fase C	Fase A	Fase B	Fase C	FASE A	FASE B	FASE C	Alimentador		
0	-5	8	-5	-6,1	7,0	-3,5	9,5	2,0	6,2	-14,0	-3,2	2,0	-8,0	2,0	4,0	-9,1	3,0	5,0	↓ TAP	ANB	ANB	ANB	NAN, RMT
1	-2	-2	-2	2,7	1,8	3,6	2,7	1,8	3,6	2,7	2,7	2,6	2,7	2,6	2,6	2,6	1,8	3,5	ANB	ANB	ANB	ANB	ANB
2	-8	-7	8	-5,0	5,0	7,0	7,0	2,0	7,0	-4,0	5,7	7,0	8,0	7,0	-4,0	-5,0	-3,0	5,0	NAN	ANB	ANB	ANB	NAN, RMT
3	5	1	1	8,2	3,3	3,3	8,2	3,3	3,3	8,2	3,2	3,3	8,2	3,2	3,2	8,1	3,2	3,2	↓ TAP	ANB	ANB	ANB	NAN, RMT
4	8	-7	8	-5,0	5,0	7,0	-5,1	2,0	7,0	-4,0	5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	NAN	ANB	ANB	ANB	NAN, RMT
5	6	-7	8	-5,0	5,0	7,0	-5,1	2,0	7,0	-4,0	5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	↑ TAP	ANB	ANB	ANB	NAN, RMT
6	6	-8	8	-5,0	7,1	7,0	-5,0	2,0	7,0	-4,0	5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	NAN	ANB	ANB	NAN, RMT
7	6	5	8	-5,0	7,1	7,0	-5,0	2,0	7,0	-4,0	5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	↓ TAP	ANB	ANB	NAN, RMT
8	6	8	8	-5,0	7,0	7,0	-5,0	2,0	7,0	-4,0	-5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	NAN	ANB	ANB	NAN, RMT
9	6	3	8	-5,0	7,0	7,0	-5,0	2,0	7,0	-4,0	-5,7	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	↑ TAP	ANB	ANB	NAN, RMT
10	6	3	-8	-5,0	7,0	7,0	-5,0	2,0	7,2	-4,0	-5,0	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	ANB	NAN	ANB	NAN, RMT
11	6	3	-6	-5,0	7,0	7,0	-5,0	2,0	7,2	-4,0	-5,0	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	ANB	↓ TAP	ANB	NAN, RMT
12	6	3	8	-5,0	7,0	7,0	-5,0	2,0	-6,2	-4,0	-5,0	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	ANB	NAN	ANB	NAN, RMT
13	6	3	5	-5,0	7,0	7,0	-5,0	2,0	-6,2	-4,0	-5,0	7,0	4,0	7,0	-4,0	2,1	-3,0	5,0	ANB	ANB	↑ TAP	ANB	NAN, RMT
14	8	8	8	11,8	11,1	12,0	11,8	11,1	12,0	11,8	11,6	11,8	11,8	11,2	11,8	11,8	11,0	12,0	↓ TAP	↓ TAP	↓ TAP	NMB	RCT

TABELA 1: RESULTADOS EXEMPLOS DO DESENVOLVIMENTO DA NOVA ARQUITETURA DE SIMULAÇÃO EM TEMPO REAL E CONTROLE PARA UM ALIMENTADOR DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA

## 6. CONCLUSÕES E TRABALHOS FUTUROS

Foi desenvolvida uma nova Arquitetura de Simulação em Tempo Real e Controle (ASTR&C) para alimentadores elétricos de distribuição, com o intuito de analisar a qualidade da energia e melhorar as ações de controle da regulação de tensão para sistemas de distribuição de energia elétrica, envolvendo, especificamente, o controle de regulador de tensão, com base na mudança/comutação de TAP. Esta ASTR&C utiliza uma plataforma SystemVision™ (VHDL-AMS) como interface gráfica do usuário (GUI), para desenvolver a simulação do sistema elétrico e a linguagem VHDL para o desenvolvimento do sistema de gerenciamento e controle, através de um dispositivo ZYNQ SoC XC7Z020-CLG484, que encapsula um FPGA Artix-7 e um processador ARM Cortex-A9 de núcleo duplo. Ambas linguagens de descrição de *hardware* VHDL e VHDL-AMS, juntamente com as informações do sistema elétrico de distribuição, tornaram possível a simulação em tempo real e controle de um alimentador de distribuição de energia elétrica estudo de caso, com dados obtidos de um alimentador real de distribuição. O alimentador estudo de caso resultou da aplicação de uma ferramenta de redução de rede e de concentração de cargas, para os dados reais do alimentador considerado.

Pode-se observar, através dos resultados de simulação e experimentais, que a nova arquitetura de simulação e controle proposta apresentou as características desejadas no que se refere ao parâmetro de controle: Regulação de Tensão do alimentador. Dentre estas características podem-se mencionar:

- Implementa o conceito de simulação em tempo real e controle, segundo o qual um sistema elétrico de distribuição real é reproduzido identicamente em uma interface gráfica do usuário (plataforma SystemVision™), em linguagem VHDL-AMS, e dependendo dos resultados destas simulações, um sistema de gerenciamento toma ações de

controle, através de indicações operacionais que devem ser implementadas hierarquicamente no sistema elétrico real.

- De maneira básica, pode-se visualizar a aplicação do conceito de teste de equipamento em malha fechada (*Hardware-In-the-Loop*), no qual, o sistema integrado em teste é o controlador digital programável, que está formado pela placa de desenvolvimento ZedBoard Zynq™-7000 e o *software* de interface para a transferência de dados entre o PC e a placa.

Apesar dos avanços alcançados neste trabalho, considerando-se a modelação desenvolvida em VHD-AMS e o controlador digital em VHDL, como trabalho futuro espera-se embarcar os resultados desta pesquisa no dispositivo FPGA. Ou seja, os modelos desenvolvidos em VHDL-AMS, para elementos das redes de distribuição de energia elétrica, ainda deverão ser embarcados no dispositivo FPGA, de tal forma que a modelação seja automática em função destes modelos estabelecidos, assim como, que as simulações ocorram também no ambiente FPGA, resultando em enorme redução para os tempos de simulação, aproximando ainda mais os resultados do conceito ótimo desejado para Simulação Digital em Tempo Real.

## 7. AGRADECIMENTOS

Os autores agradecem à Fundação de Amparo à Pesquisa do Estado de São Paulo–FAPESP, pelo apoio financeiro para o desenvolvimento deste trabalho. Também os autores agradecem à Universidad del Sinú Elías Bechara Zainúm – UNISINU e à Universidade Estadual Paulista – UNESP.

## 8. REFERENCIAS

- [1] Y. Liu, M. Steurer, and P. Ribeiro, "A novel approach to power quality assessment: real time hardware-in-the-loop test bed," *IEEE Trans. Power Del.*, vol. 20, no. 2, pp. 1200-1201, Apr. 2005.
- [2] L. C. O. Oliveira, G. A. e Melo, J. B. Souza, C. A. Canesin, B. D. Bonatto, F. N. Belchior, M. Oliveira, and E. A. Mertens, "Harmonic propagation analysis in electric energy distribution systems," in Proc. IEEE EPQU, 2011, vol. 11, pp. 1-6.
- [3] J. O. S. Paulino, W. C. Boaventura, L. M. R. Baccarini, and M.L. Murta, "Harmonic Distortion Influence on Grounded Wye Shunt Capacitor Banks Protection: Experimental Results," *IEEE Trans. Power Del.*, vol. 28, no. 3, pp. 1289 - 1296, Jul. 2013.
- [4] M. F. McGranaghan, "Quantifying Reliability and Service Quality for Distribution Systems," *IEEE Trans. Ind. Appl.*, vol. 43, no. 1, pp. 188-195, Jan. 2007.
- [5] F. A. Ibarra Hernandez, C. A. Canesin, R. Zamora, and A. K. Srivastava, "Active power management in multiple microgrids using a multi-agent system with JADE," in Proc. IEEE INDUSCON, 2014, vol. 11, pp. 1-8.
- [6] F. Shariatzadeh, C. B. Vellaithurai, S. S. Biswas, R. Zamora, and A. K. Srivastava, "Real-Time Implementation of Intelligent Reconfiguration Algorithm for Microgrid," *IEEE Trans. Sust. Energy*, vol. 5, no. 2, pp. 598 - 607, Apr. 2014.
- [7] Integrating Smart Distributed Energy Resources with Distribution Management Systems, **EPRI-2012**. [Online]. Available: <http://tdworld.com/site-files/tdworld.com/files/archive/tdworld.com/go-grid-optimization/inegrating-smart.pdf>
- [8] Agência Nacional de Energia Elétrica, **ANEEL-2015**. [Online]. Available: <http://www.aneel.gov.br/>
- [9] J. Sanchez Dominguez, A. J. Cerqueira Junior, D. Sanchez Dominguez, D. Frias, and S. Marrero Iglesias, "Using a Multi-Agent System for Monitoring Indicators of Quality of Service in Power Distribution Networks," *IEEE Lat. America Trans.*, vol. 13, no. 4, pp. 1048 - 1054, Apr. 2015.
- [10] M. Carroll, "VHDL-panacea or hype?," *IEEE Spectrum*, v. 30, n. 6, p. 34-37, Jun. 1993.
- [11] H. Boussetta, M. Marzencki, S. Basrou, and A. Soudani, "Efficient Physical Modeling of MEMS Energy Harvesting Devices with VHDL-AMS," *IEEE Sensors Journal*, v. 10, n. 9, p. 1427-1437, Sep. 2010.
- [12] D. Damon and E. Christen, "Introduction to VHDL-AMS 1. Structural and discrete time concepts," in Proc. IEEE International Symposium on Computer-Aided Control System Design, 1996, vol. 4, pp. 264-269.
- [13] T. E. Mcdermott, R. Juchem, and D. Devarajan, "Distribution Feeder and Induction Motor Modeling with VHDL-AMS," in Proc. IEEE PES, 2006, vol. 8, pp. 141-146.
- [14] V. C. Gungor, D. Sahin, T. Kocak, S. Ergut, C. Buccella, C. Cecati, and G. P. Hancke, "Smart Grid Technologies: Communication Technologies and Standards," *IEEE Trans. Ind. Inform.*, vol. 7, no. 4, pp. 529-539, Nov. 2011.
- [15] J. R Pimentel, and A. Rojas-Moreno, "VHDL-AMS modeling and simulation support for SoC design and implementation of AC motor drives," in Proc. IEEE SPEEDAM, 2008, vol. 2, pp. 638-643.
- [16] D. Potop-Butucaru, C. Lallement, and A. Vachoux, "VHDL-AMS and Verilog-AMS as alternative hardware description languages for efficient modeling of multidiscipline systems," *IEEE Trans. Comp.-Aided Design Integ. Circuits and Systems*, vol. 24, no. 2, pp. 204-225, Feb. 2005.
- [17] A. Doboli, R. Vemuri, "Behavioral modeling for high-level synthesis of analog and mixed-signal systems from VHDL-AMS," *IEEE Trans. Comp.-Aided Design Integ. Circuits and Systems*, vol. 22, no. 11, pp. 1504 - 1520, Nov. 2003.
- [18] F. A. Ibarra Hernandez and C. A. Canesin, "Modelação de Sistema de Distribuição de Energia Elétrica com Carregamento Não Linear, Utilizando a Linguagem VHDL-AMS," in Proc. Conferência Brasileira sobre Qualidade da Energia Elétrica – CBQEE, Campina Grande, PB, 2015, vol. 10, pp. 1-6.
- [19] A. C. R. Da Silva, and I. A., Grout, "MS2SV: Environment for translation of Matlab / Simulink models to VHDL-AMS models," *IEEE Lat. America Trans.*, vol. 9, no. 5, pp. 663 - 672, Set. 2011.
- [20] F. A. Ibarra Hernandez and C. A. Canesin, "Electrical Power Distribution System modeling with VHDL-AMS for the construction of a Real-Time Digital Simulator using FPGAS devices," in Proc. IEEE/IAS INDUSCON, 2012 vol. 10, pp. 1-7.
- [21] F. A. Ibarra Hernandez and C. A. Canesin, "Distribution Management System and Control Architecture through a FPGA device for Electrical Distribution Feeders," in Proc. IEEE/ Electrical Engineering, Computing Science and Automatic Control (CCE), 2016, vol. 13, pp. 1-6.